



AiP31107

64 通道点阵 LCD 行驱动电路

产品说明书

说明书发行履历:

版本	发行时间	新制/修订内容
2010-01-A1	2010-01	新制
2012-01-A2	2012-01	增加说明书编号及发行履历
2019-08-A3	2019-08	更新模板
2021-12-A4	2021-12	添加订购信息



1、概述

AiP31107 是一种点阵式液晶行驱动电路, 具有 64 通道输出。该电路提供 64 位移位寄存器和 64 位输出驱动, 并产生时序信号控制 AiP31108 (64 通道列驱动电路)。AiP31107 采用低功耗、高压 CMOS 工艺制造, 和 AiP31108 一起组成液晶驱动模块。

其主要特点如下:

- 64 通道输出的点阵式 LCD 行驱动
- 内含 64 位移位寄存器
- 内含时序产生电路以实现动态显示
- 可选择主/从模式
- LCD 占空比: 1/48, 1/64, 1/96, 1/128
- 电源电压: 2.7V~5.5V
- 液晶驱动电压: 8V~17V ($V_{DD}-V_{EE}$)
- 接口

驱动器		控制器
行驱动	列驱动	
其他 AiP31107	AiP31108	MPU

- 高压 CMOS 工艺
- 芯片尺寸: 3180um×3840um
- 芯片衬底接 VDD (裸片) 或浮空
- 封装形式: QFP100/DIE

订购信息:

管装:

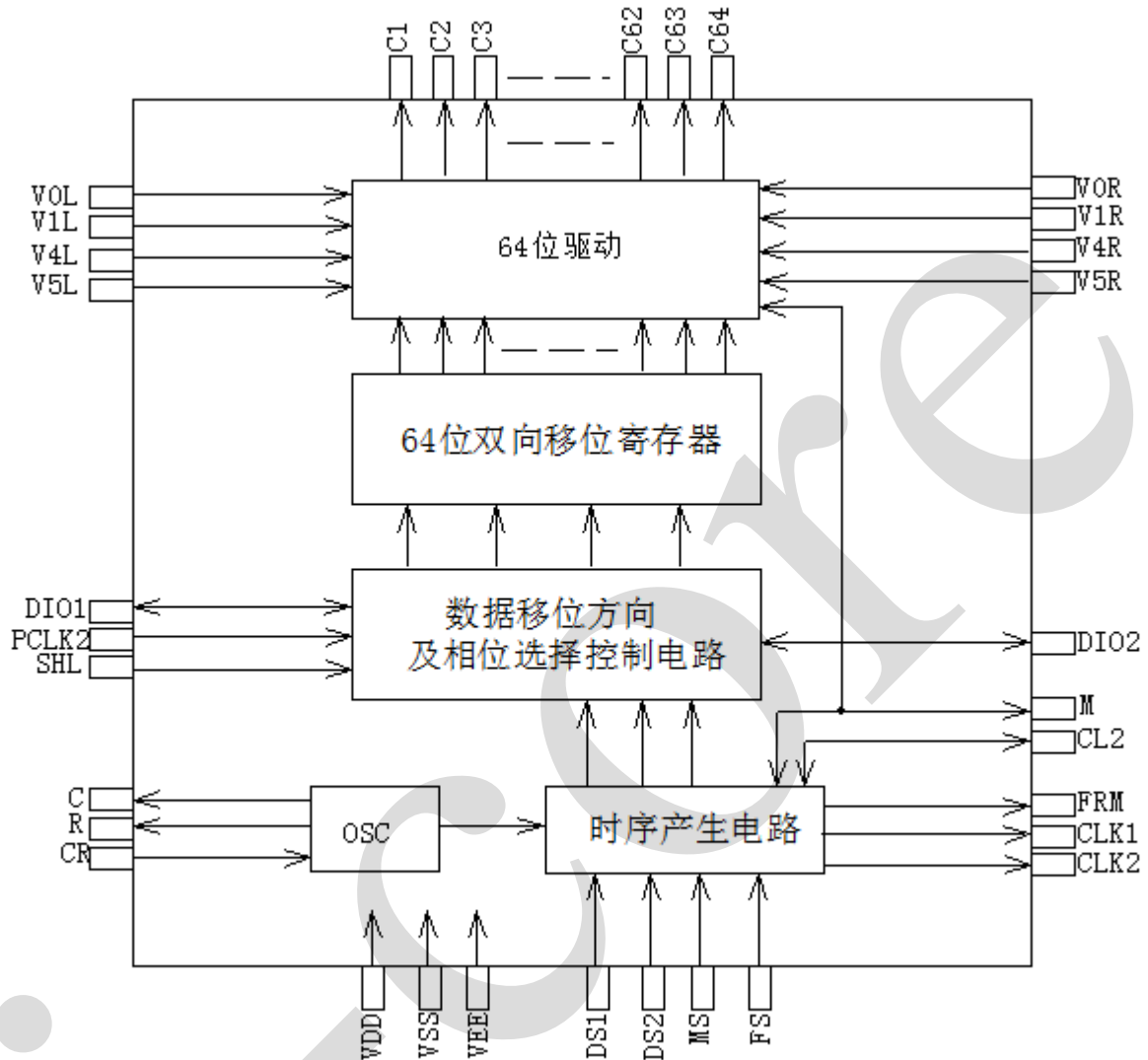
产品料号	封装形式	打印标识	管装数	盒装管	盒装数	备注说明
AiP31107NF100.TB	QFP100	AiP31107	66PCS/板	10 板/盒	660PCS/盒	塑封体尺寸: 14mm×20mm 引脚间距: 0.65mm

注: 如实物与订购信息不一致, 请以实物为准。



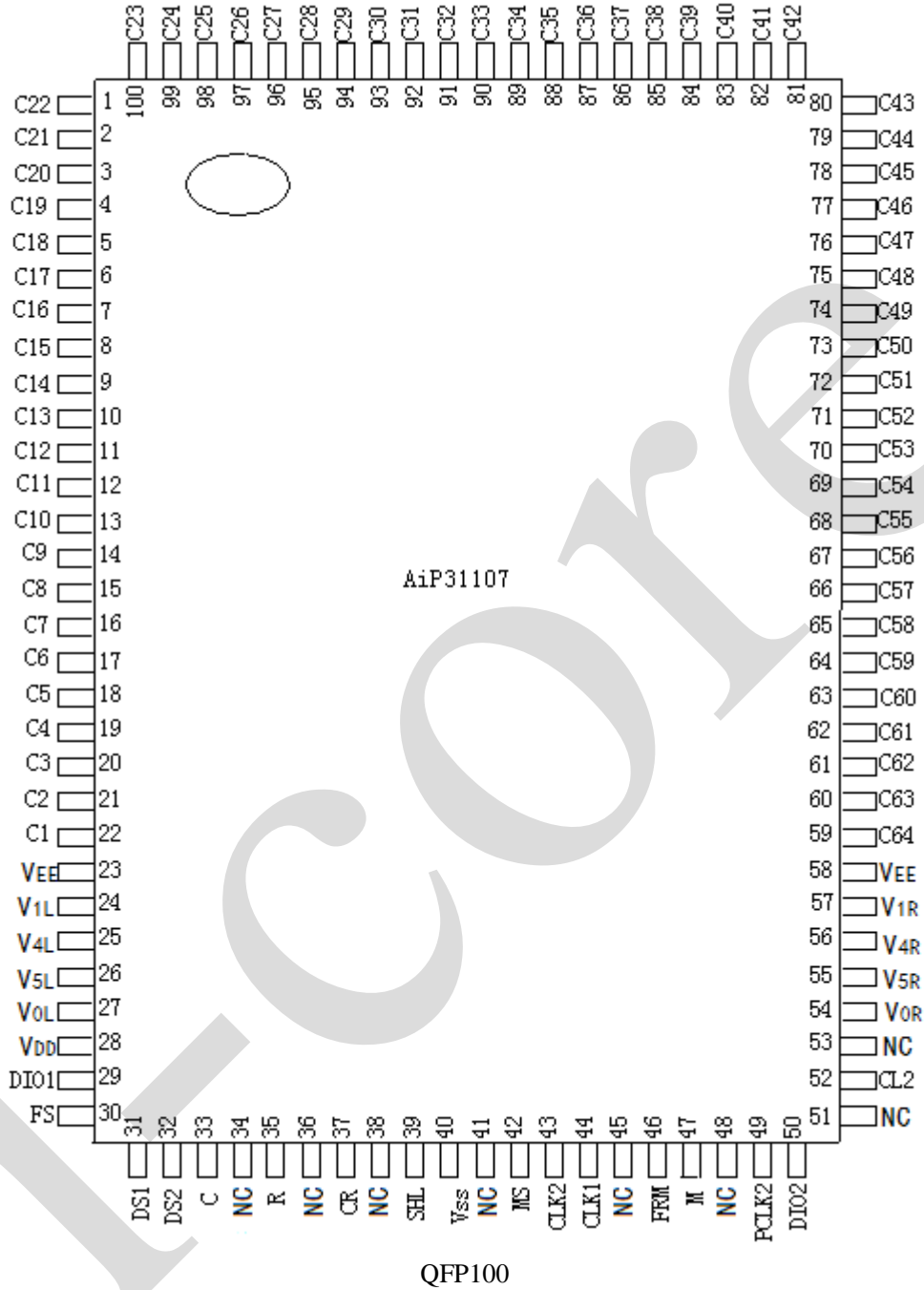
2、功能框图及引脚说明

2.1、功能框图





2.2、引脚排列图





2.3、引脚说明

引脚号(QFP100)	引脚名称	I/O	说明															
28	V _{DD}	电源	内部逻辑电路电压(典型值+5V±10%)															
40	V _{SS}		地(0V)															
23, 58	V _{EE}		LCD 驱动电压															
27, 54	V _{OL} , V _{OR}	电源	LCD 驱动终端偏置电压															
24, 57	V _{1L} , V _{1R}		<table border="1"> <tr> <th>选择电平</th> <th>非选择电平</th> </tr> <tr> <td>V_{0L(R)}, V_{5L(R)}</td> <td>V_{1L(R)}, V_{4L(R)}</td> </tr> </table>	选择电平	非选择电平	V _{0L(R)} , V _{5L(R)}	V _{1L(R)} , V _{4L(R)}											
选择电平	非选择电平																	
V _{0L(R)} , V _{5L(R)}	V _{1L(R)} , V _{4L(R)}																	
25, 56	V _{4L} , V _{4R}																	
26, 55	V _{5L} , V _{5R}	V _{OL} 和 V _{OR} (V _{1L} &V _{1R} , V _{4L} &V _{4R} , V _{5L} &V _{5R}) 应接同一电压																
42	MS	I	主/从模式选择: - 主机模式 (MS=1) DIO1, DIO2, CL2 和 M 为输出态 - 从机模式 (MS=0) SHL=1→DIO1 为输入态 (DIO2 为输出态) SHL=0→DIO2 为输入态 (DIO1 为输出态) CL2 和 M 为输入态															
39	SHL	I	数据传输方向: <table border="1"> <tr> <th>SHL</th> <th>数据传输方向</th> </tr> <tr> <td>H</td> <td>DIO1→C1...C64→DIO2</td> </tr> <tr> <td>L</td> <td>DIO2→C64...C1→DIO1</td> </tr> </table>	SHL	数据传输方向	H	DIO1→C1...C64→DIO2	L	DIO2→C64...C1→DIO1									
SHL	数据传输方向																	
H	DIO1→C1...C64→DIO2																	
L	DIO2→C64...C1→DIO1																	
49	PCLK2	I	移位时钟(CLK2)相位: <table border="1"> <tr> <th>PCLK2</th> <th>移位时钟 (CLK2) 相位</th> </tr> <tr> <td>H</td> <td>CL2 上升沿移位</td> </tr> <tr> <td>L</td> <td>CL2 下降沿移位</td> </tr> </table>	PCLK2	移位时钟 (CLK2) 相位	H	CL2 上升沿移位	L	CL2 下降沿移位									
PCLK2	移位时钟 (CLK2) 相位																	
H	CL2 上升沿移位																	
L	CL2 下降沿移位																	
30	FS	I	振荡频率选择: - 主机模式 当帧频率为 70Hz, 振荡频率为: FS=1 (V _{DD}): f _{osc} =430kHz FS=0 (V _{SS}): f _{osc} =215kHz - 从机模式 接 V _{DD}															
31	DS1	I	显示占空比选择: - 主机模式 <table border="1"> <tr> <th>DS1</th> <th>DS2</th> <th>占空比</th> </tr> <tr> <td>L</td> <td>L</td> <td>1/48</td> </tr> <tr> <td>L</td> <td>H</td> <td>1/64</td> </tr> <tr> <td>H</td> <td>L</td> <td>1/96</td> </tr> <tr> <td>H</td> <td>H</td> <td>1/128</td> </tr> </table>	DS1	DS2	占空比	L	L	1/48	L	H	1/64	H	L	1/96	H	H	1/128
DS1	DS2		占空比															
L	L		1/48															
L	H		1/64															
H	L	1/96																
H	H	1/128																
32	DS2	- 从机模式 接 V _{DD}																
33	C	—	RC 振荡: - 主机模式: 如下图接法															



35	R																				
37	CR																				
43	CLK2	O	AiP31108 运行时钟: - 主机模式: 接 AiP31108 CLK1 和 CLK2 - 从机模式: 开路																		
44	CLK1																				
46	FRM	O	帧同步信号: - 主机模式: 接 AiP31108 FRM 端 - 从机模式: 开路																		
47	M	I/O	LCD 驱动转换信号: - 主机模式: 输出口, 接 AiP31108 的 M 端 - 从机模式: 输入口, 接控制器																		
52	CL2	I/O	数据移位时钟: - 主机模式: 输出态, 接 AiP31108 的 CL 端 - 从机模式: 输入态, 接控制器移位时钟端																		
29	DIO1	I/O	内部移位寄存器数据输入/输出引脚: <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>MS</th> <th>SHL</th> <th>DIO1</th> <th>DIO2</th> </tr> </thead> <tbody> <tr> <td rowspan="2">H</td> <td>H</td> <td>OUT</td> <td>OUT</td> </tr> <tr> <td>L</td> <td>OUT</td> <td>OUT</td> </tr> <tr> <td rowspan="2">L</td> <td>H</td> <td>IN</td> <td>OUT</td> </tr> <tr> <td>L</td> <td>OUT</td> <td>IN</td> </tr> </tbody> </table>	MS	SHL	DIO1	DIO2	H	H	OUT	OUT	L	OUT	OUT	L	H	IN	OUT	L	OUT	IN
MS	SHL			DIO1	DIO2																
H	H	OUT	OUT																		
	L	OUT	OUT																		
L	H	IN	OUT																		
	L	OUT	IN																		
50	DIO2																				
22-1 100-59	C1-C64	O	LCD 驱动信号输出: <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>Data</th> <th>M</th> <th>OUT</th> </tr> </thead> <tbody> <tr> <td>L</td> <td>L</td> <td>V1</td> </tr> <tr> <td>L</td> <td>H</td> <td>V4</td> </tr> <tr> <td>H</td> <td>L</td> <td>V5</td> </tr> <tr> <td>H</td> <td>H</td> <td>V0</td> </tr> </tbody> </table>	Data	M	OUT	L	L	V1	L	H	V4	H	L	V5	H	H	V0			
Data	M	OUT																			
L	L	V1																			
L	H	V4																			
H	L	V5																			
H	H	V0																			
34, 36 38, 41 45, 48 51, 53	NC	—	未连接																		



3、电特性

3.1、极限参数 (除非另有规定, $T_{amb}=25^{\circ}\text{C}$)

参数名称	符号	额定值	单位	备注
工作电压	V_{DD}	-0.3~+7.0	V	(1)
电源电压	V_{EE}	$V_{DD}-19.0\sim V_{DD}+0.3$	V	(4)
驱动器电源电压	V_B	-0.3~ $V_{DD}+0.3$	V	(1), (2)
	V_{LCD}	$V_{EE}-0.3\sim V_{DD}+0.3$	V	(3), (4)
工作环境温度	T_{amb}	-40~+85	$^{\circ}\text{C}$	—
存储温度	T_{STG}	-55~+125	$^{\circ}\text{C}$	—
焊接温度	T_L	250 (10 秒)	$^{\circ}\text{C}$	—

注:

- (1) 对 $V_{SS}=0\text{V}$ 。
- (2) 使输入端和 I/O 端置于高阻态($V_{0L(R)}$, $V_{1L(R)}$, $V_{4L(R)}$ 和 $V_{5L(R)}$ 除外)。
- (3) 对 $V_{0L(R)}$, $V_{1L(R)}$, $V_{4L(R)}$ 和 $V_{5L(R)}$ 。
- (4) 电压电平: $V_{DD}\geq V_{0L}=V_{0R}\geq V_{1L}=V_{1R}\geq V_{4L}=V_{4R}\geq V_{5L}=V_{5R}\geq V_{EE}$ 。

3.2、电气特性

3.2.1、直流特性 ($V_{DD}=+5\text{V}\pm 10\%$, $V_{SS}=0\text{V}$, $|V_{DD}-V_{EE}|=8\sim 17\text{V}$, $T_{amb}=-40\sim +85^{\circ}\text{C}$)

参数名称	符号	测试条件	最小	典型	最大	单位	备注
输入电压	H	V_{IH}	0.7 V_{DD}	—	V_{DD}	V	(1)
	L	V_{IL}	V_{SS}	—	0.2 V_{DD}		
输出电压	H	V_{OH}	$I_{OH}=-0.4\text{mA}$	$V_{DD}-0.4$	—	V	(2)
	L	V_{OL}	$I_{OL}=0.4\text{mA}$	—	0.4		
输入漏电流	I_{LKG}	$V_{IN}=V_{DD}-V_{SS}$	-1.0	—	1.0	μA	(1)
振荡频率	f_{OSC}	$R_f=47\text{k}\Omega\pm 2\%$, $C_f=20\text{pF}\pm 5\%$	315	450	585	kHz	—
导通电阻	R_{ON}	$V_{DD}-V_{EE}=17\text{V}$ 负载电流= $\pm 150\mu\text{A}$	—	—	1.5	k Ω	—
工作电流	I_{DD1}	1/128 (主机模式)	—	—	1.2	mA	(3)
	I_{DD2}	1/128 (从机模式)	—	—	200	μA	(4)
电源电流	I_{EE}	1/128 (主机模式)	—	—	100	μA	(5)
工作频率	f_{OP1}	主机模式, 外部时钟	50	—	600	kHz	—
	f_{OP2}	从机模式	0.5	—	1500		

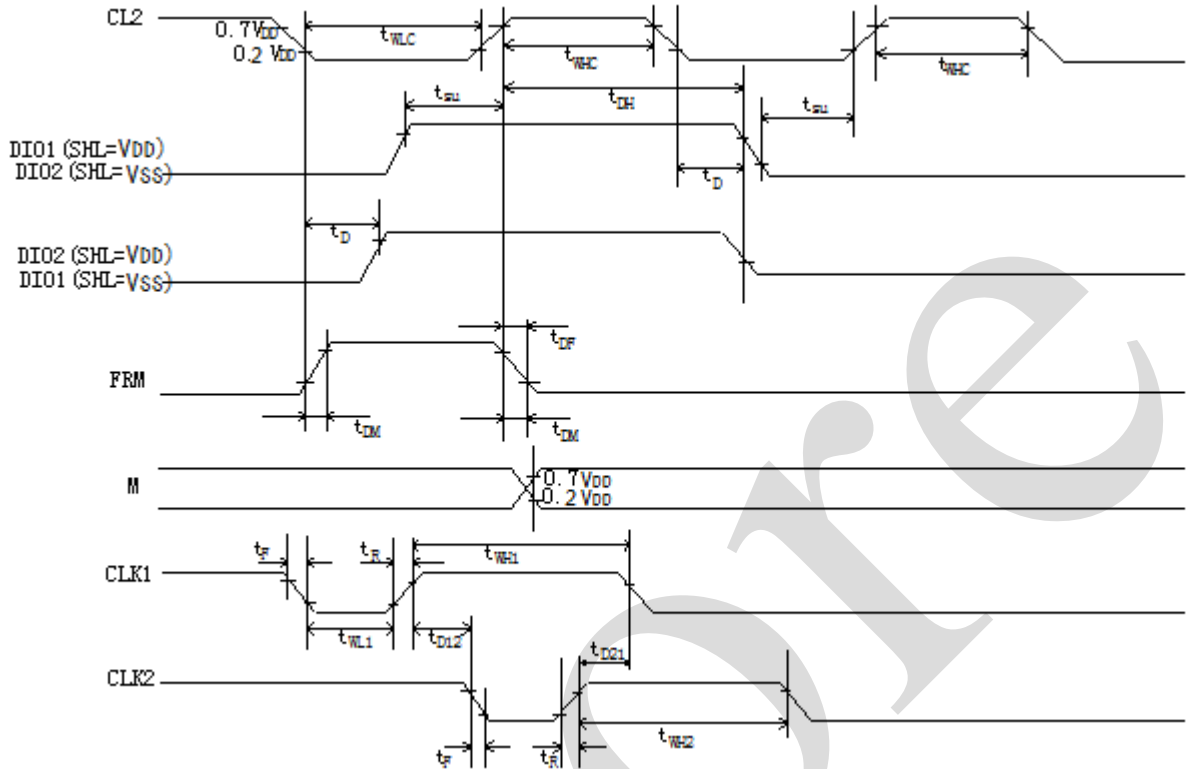
注:

- (1)、相应端口: FS, DS1, DS2, CR, SHL, MS, PCLK2 和 (I/O) DIO1, DIO2, M, CL2 端口为输入态。
- (2)、相应端口: CLK1, CLK2, FRM 和 (I/O) DIO1, DIO2, M, CL2 端口为输出态。
- (3)、该值为 V_{SS} 上流过的电流值。内接振荡电路: $R_f=47\text{k}\Omega$, $C_f=20\text{pF}$, DS1, DS2, FS, SHL 和 MS 端口接至 V_{DD} , 输出空载。
- (4)、该值为 V_{SS} 上流过的电流值, DS1, DS2, FS, SHL, PCLK2 和 CR 端口接 V_{DD} , MS 接 V_{SS} , CL2, M, DIO1 接外部时钟。
- (5)、该值为 V_{EE} 上流过的电流值, 不接 V_{LCD} ($V_1\sim V_5$)。



3.2.2、交流特性 ($V_{DD}=5V \pm 10\%$, $T_{amb} = -40^{\circ}C \sim +85^{\circ}C$)

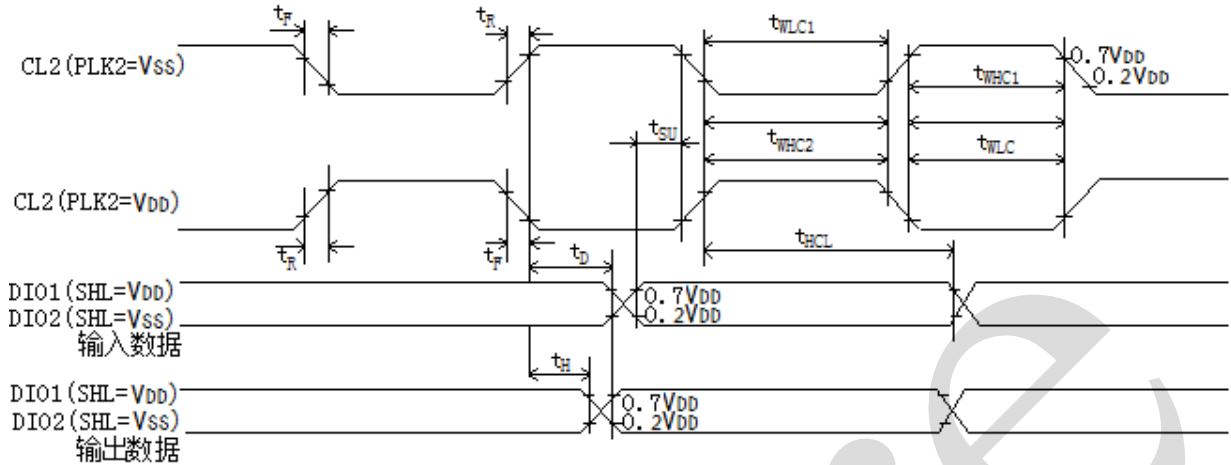
主机模式 ($MS=V_{DD}$, $PCLK2=V_{DD}$, $C_f=20pF$, $R_f=47k\Omega$)



特性	符号	最小	典型	最大	单位
数据设置时间	t_{SU}	20	—	—	us
数据保持时间	t_{DH}	40	—	—	
数据延迟时间	t_D	5	—	—	
FRM 延迟时间	t_{DF}	-2	—	2	
M 延迟时间	t_{DM}	-2	—	2	
CL2 低电平宽度	t_{WLC}	35	—	—	ns
CL2 高电平宽度	t_{WHC}	35	—	—	
CLK1 低电平宽度	t_{WL1}	700	—	—	
CLK2 低电平宽度	t_{WL2}	700	—	—	
CLK1 高电平宽度	t_{WH1}	2100	—	—	
CLK2 高电平宽度	t_{WH2}	2100	—	—	
CLK1-CLK2 相位差	t_{D12}	700	—	—	
CLK2-CLK1 相位差	t_{D21}	700	—	—	
CLK1, CLK2 上升/下降时间	t_R/t_F	—	—	150	

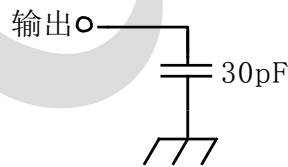


从机模式 (MS=V_{SS}, V_{DD}=5V±10%, T_{amb}=-40°C~+85°C)



特性	符号	最小	典型	最大	单位	备注
CL2 低电平宽度	t _{WLC1}	450	—	—	ns	PCLK2=V _{SS}
CL2 高电平宽度	t _{WHC1}	150	—	—	ns	PCLK2=V _{SS}
CL2 低电平宽度	t _{WLC2}	150	—	—	ns	PCLK2=V _{DD}
CL2 高电平宽度	t _{WHL}	450	—	—	ns	PCLK2=V _{DD}
数据设置时间	t _{SU}	100	—	—	ns	—
数据保持时间	t _{DH}	100	—	—	ns	—
数据延迟时间	t _D	—	—	200	ns	(注)
输出数据保持时间	t _H	10	—	—	ns	—
CL2 上升/下降时间	t _R /t _F	—	—	30	ns	—

注: 接负载 CL=30pF。



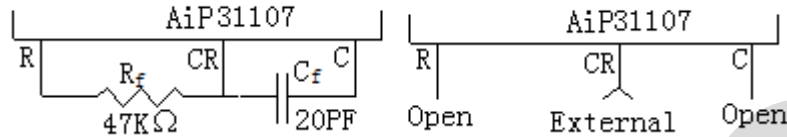


4、功能介绍

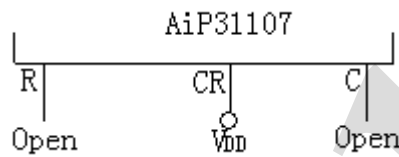
4.1、RC 振荡

RC 振荡产生 AiP31107 的 CL2, M, FRM 和 AiP31108 的 CLK1, CLK2。

主机模式: 按下图所示振荡:



从机模式: 按下图所示停振:



4.2、时序产生电路

振荡电路产生 CL2, M, FRM, CLK1 和 CLK2

4.3、选择主/从 (M/S) 模式

当 M/S 是高电平, 内部产生 CL2, M, FRM, CLK1 和 CLK2。

当 M/S 是低电平, 电路依靠从主机接收 M 和 CL2 运行。

4.4、频率选择 (FS)

选择 FRM 频率为 70Hz, 振荡频率由如下:

FS	振荡频率
H	$f_{osc}=430kHz$
L	$f_{osc}=215kHz$

在从机模式下, FS 接到 V_{DD} 。

4.5、模式选择 (DS1, DS2)

根据 DS1 和 DS2 选择不同的显示模式:

DS1	DS2	占空比
L	L	1/48
	H	1/64
H	L	1/96
	H	1/128



4.6、数据移位/相位选择控制

4.6.1、相位选择

根据 PCLK2 选择数据移位同步时钟触发沿:

PCLK2	相位选择
H	在 CL2 上升沿数据移位
L	在 CL2 下降沿数据移位

4.6.2、数据移位方向选择

当 M/S 接 V_{DD} , DIO1 和 DIO2 仅为输出端。

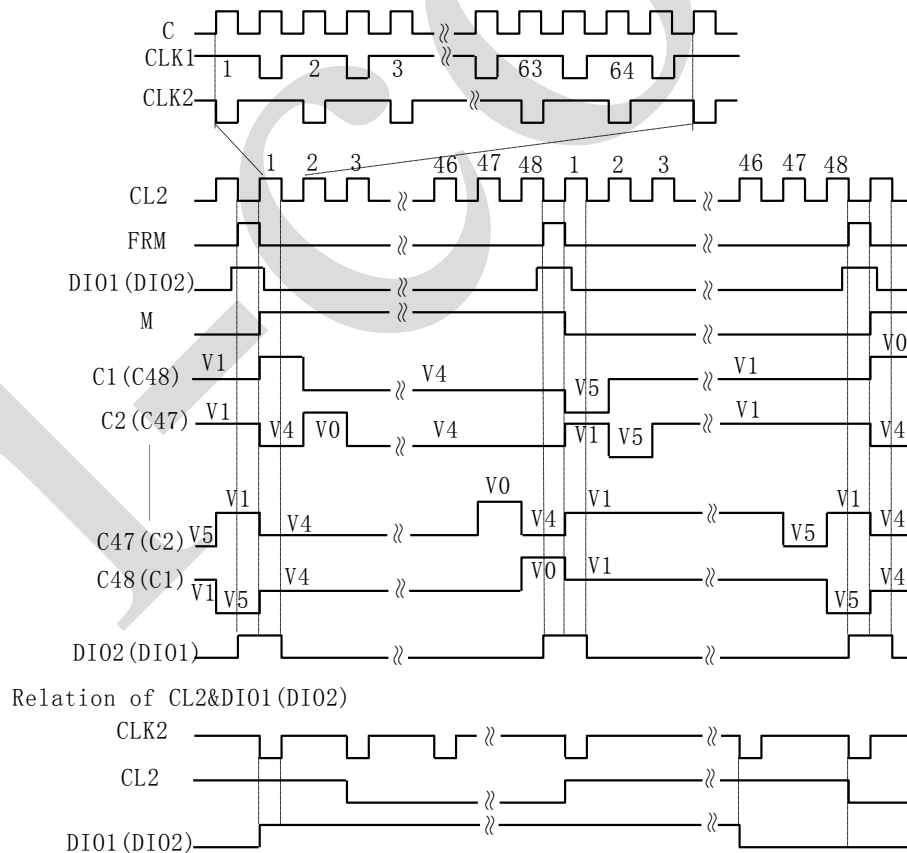
当 M/S 接 V_{SS} , 由 SHL 决定。

MS	SHL	DIO1	DIO2	数据方向
H	H	O	O	C1→C64
	L	O	O	C64→C1
L	H	I	O	DIO1→C1→C64→DIO2
	L	O	I	DIO2→C64→C1→DIO1

4.7、时序图

4.7.1、1/48 占空比时序 (主机模式)

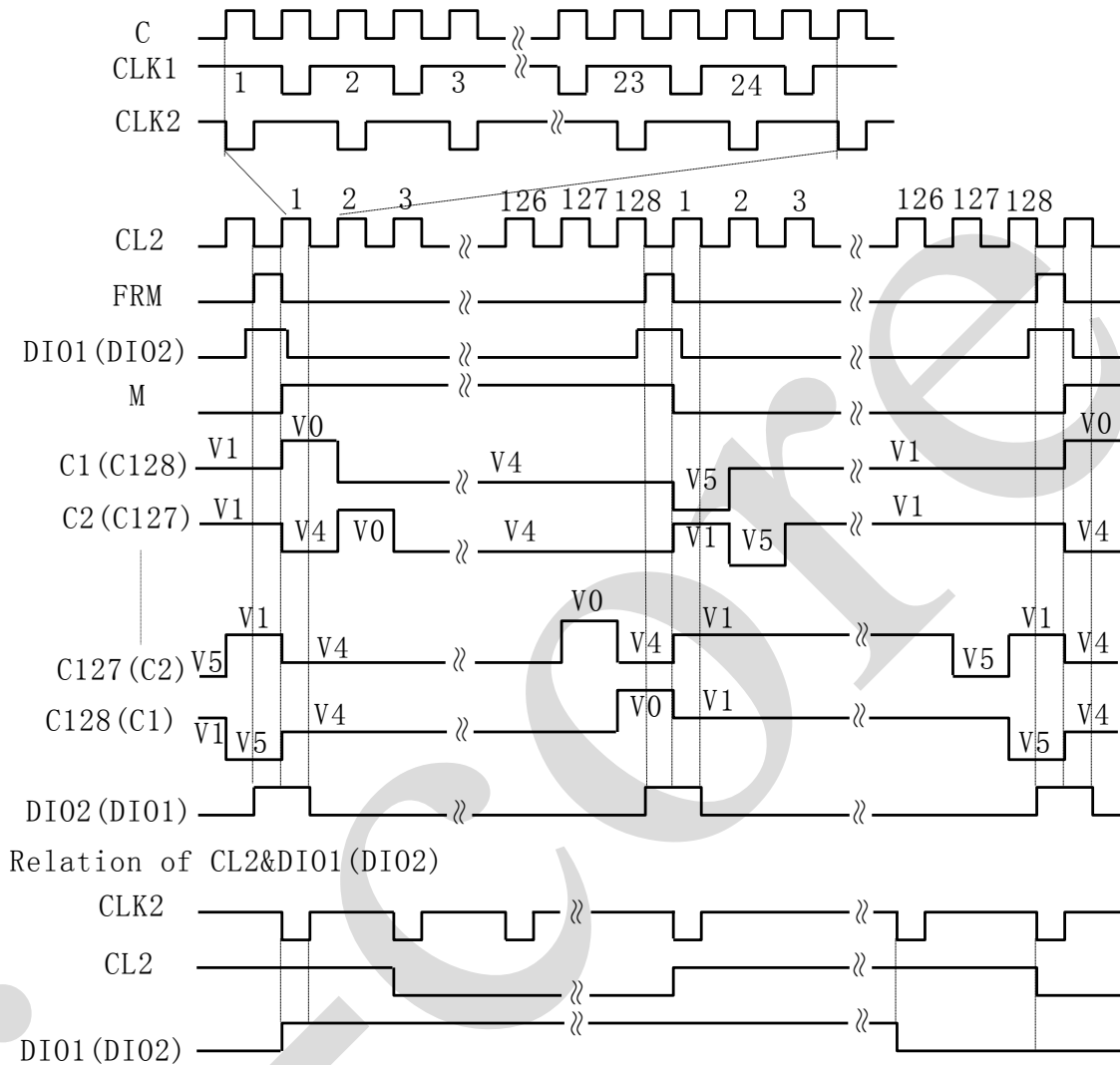
条件: DS1=L, DS2=L, SHL=H (L), PCLK2=H。





4.7.2、1/128 占空比时序 (主机模式)

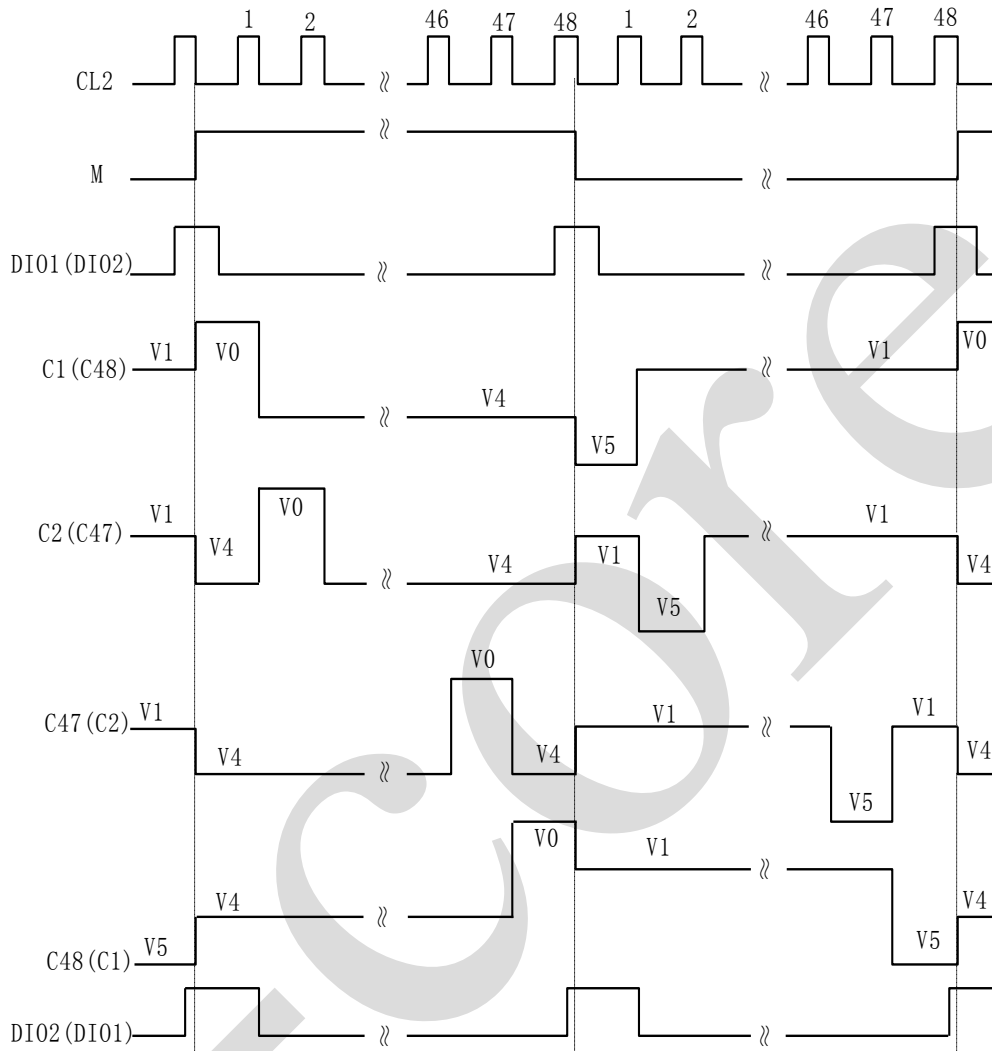
条件: DS1=H, DS2=H, SHL=H (L), PCLK2=H





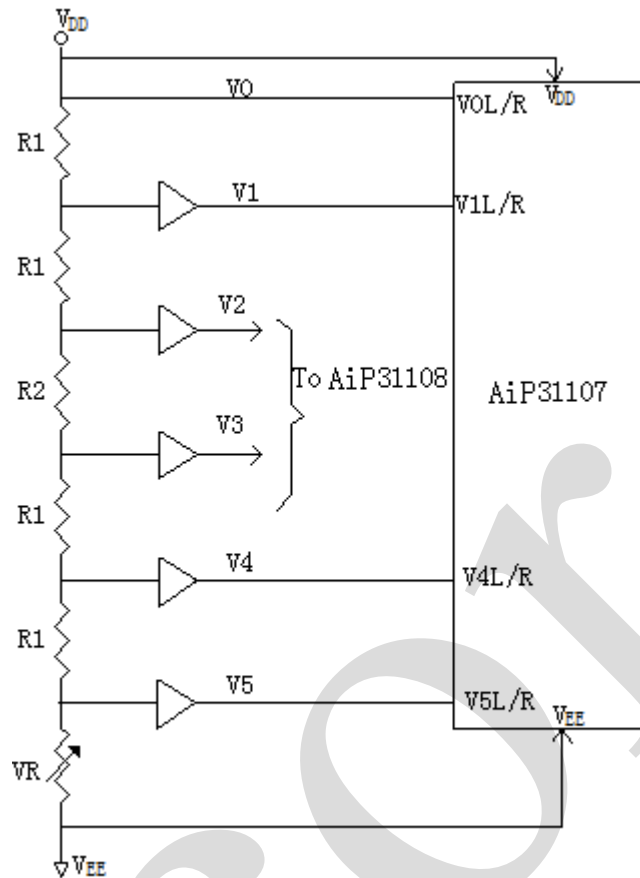
4.7.3、1/48 占空比时序 (从机模式)

条件: PCLK2=L, SHL=H (L)





4.7.4、功率驱动器电路



占空比和偏置电压的关系:

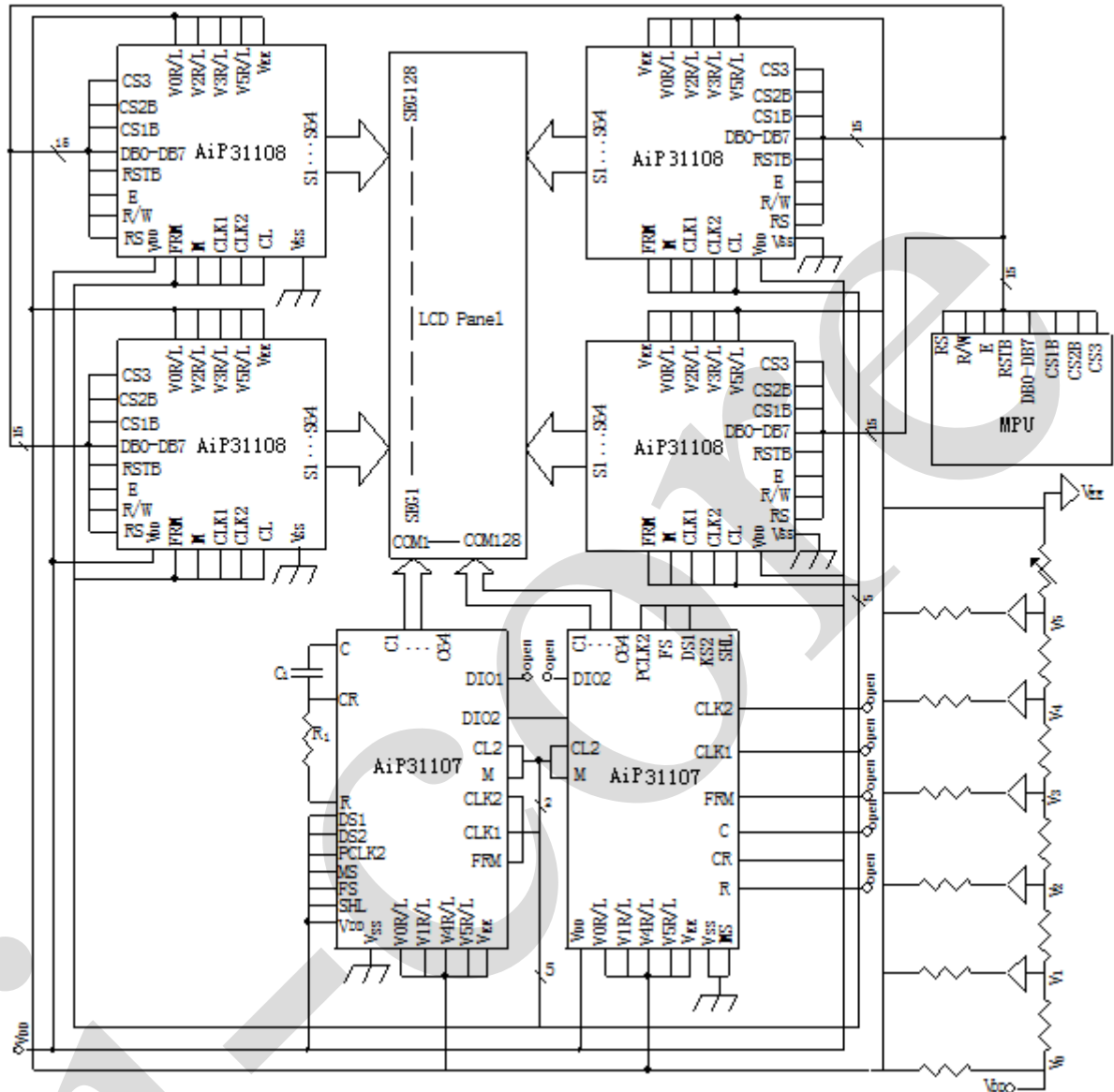
Duty	Bias	RDIV
1/48	1/8	R2=4R1
1/64	1/9	R2=5R1
1/96	1/11	R2=7R1
1/128	1/12	R2=8R1

当占空比是 1/48 时, R1、R2 的值满足 $R1/(4R1+R2)=1/8$, R1=3kΩ, R2=12kΩ。



5、典型应用线路与说明

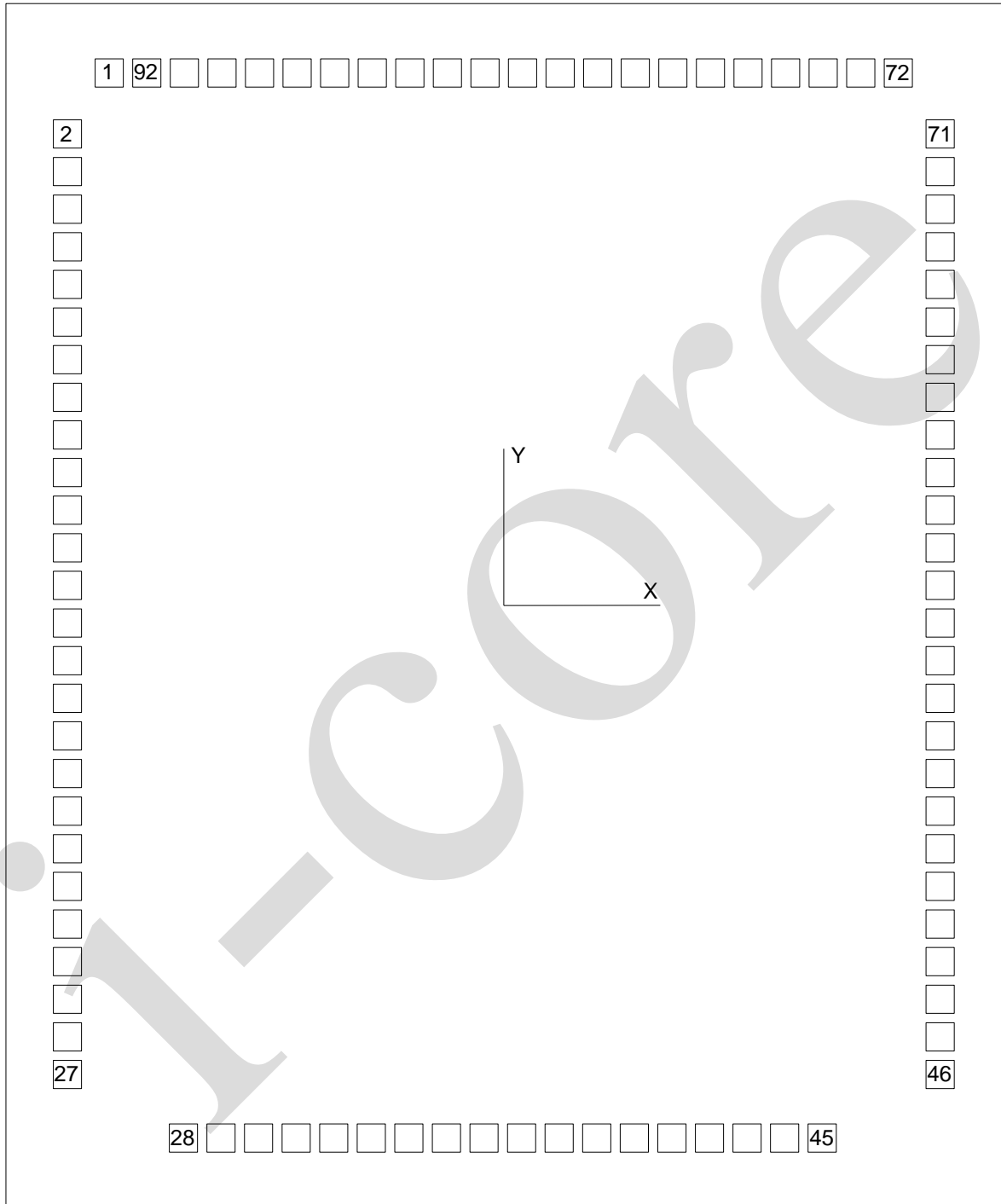
5.1、应用线路





6、PAD 图与 PAD 坐标

6.1、PAD 图



芯片面积: 3180um×3840um

压点尺寸: 90um×90um



6.2、PAD 坐标

序号	PAD 名	X	Y	序号	PAD 名	X	Y
1	C22	-1260	1698.55	47	V _{5R}	1393.5	-1375.85
2	C21	-1393.5	1504.15	48	V _{4R}	1393.5	-1255.85
3	C20	-1393.5	1384.15	49	V _{1R}	1393.5	-1135.85
4	C19	-1393.5	1264.15	50	V _{EE}	1393.5	-1015.85
5	C18	-1393.5	1144.15	51	C64	1393.5	-895.85
6	C17	-1393.5	1024.15	52	C63	1393.5	-775.85
7	C16	-1393.5	904.15	53	C62	1393.5	-655.85
8	C15	-1393.5	784.15	54	C61	1393.5	-535.85
9	C14	-1393.5	664.15	55	C60	1393.5	-415.85
10	C13	-1393.5	544.15	56	C59	1393.5	-295.85
11	C12	-1393.5	424.15	57	C58	1393.5	-175.85
12	C11	-1393.5	304.15	58	C57	1393.5	-55.85
13	C10	-1393.5	184.15	59	C56	1393.5	64.15
14	C9	-1393.5	64.15	60	C55	1393.5	184.15
15	C8	-1393.5	-55.85	61	C54	1393.5	304.15
16	C7	-1393.5	-175.85	62	C53	1393.5	424.15
17	C6	-1393.5	-295.85	63	C52	1393.5	544.15
18	C5	-1393.5	-415.85	64	C51	1393.5	664.15
19	C4	-1393.5	-535.85	65	C50	1393.5	784.15
20	C3	-1393.5	-655.85	66	C49	1393.5	904.15
21	C2	-1393.5	-775.85	67	C48	1393.5	1024.15
22	C1	-1393.5	-895.85	68	C47	1393.5	1144.15
23	V _{EE}	-1393.5	-1015.85	69	C46	1393.5	1264.15
24	V _{1L}	-1393.5	-1135.85	70	C45	1393.5	1384.15
25	V _{4L}	-1393.5	-1255.85	71	C44	1393.5	1504.15
26	V _{5L}	-1393.5	-1375.85	72	C43	1260	1698.55
27	V _{0L}	-1393.5	-1495.85	73	C42	1140	1698.55
28	V _{DD}	-1023.1	-1698.55	74	C41	1020	1698.55
29	DIO1	-903.1	-1698.55	75	C40	900	1698.55
30	FS	-783.1	-1698.55	76	C39	780	1698.55
31	DS1	-663.1	-1698.55	77	C38	660	1698.55
32	DS2	-543.1	-1698.55	78	C37	540	1698.55
33	C	-423.1	-1698.55	79	C36	420	1698.55
34	R	-303.1	-1698.55	80	C35	300	1698.55
35	CR	-183.1	-1698.55	81	C34	180	1698.55
36	SHL	-63.1	-1698.55	82	C33	60	1698.55



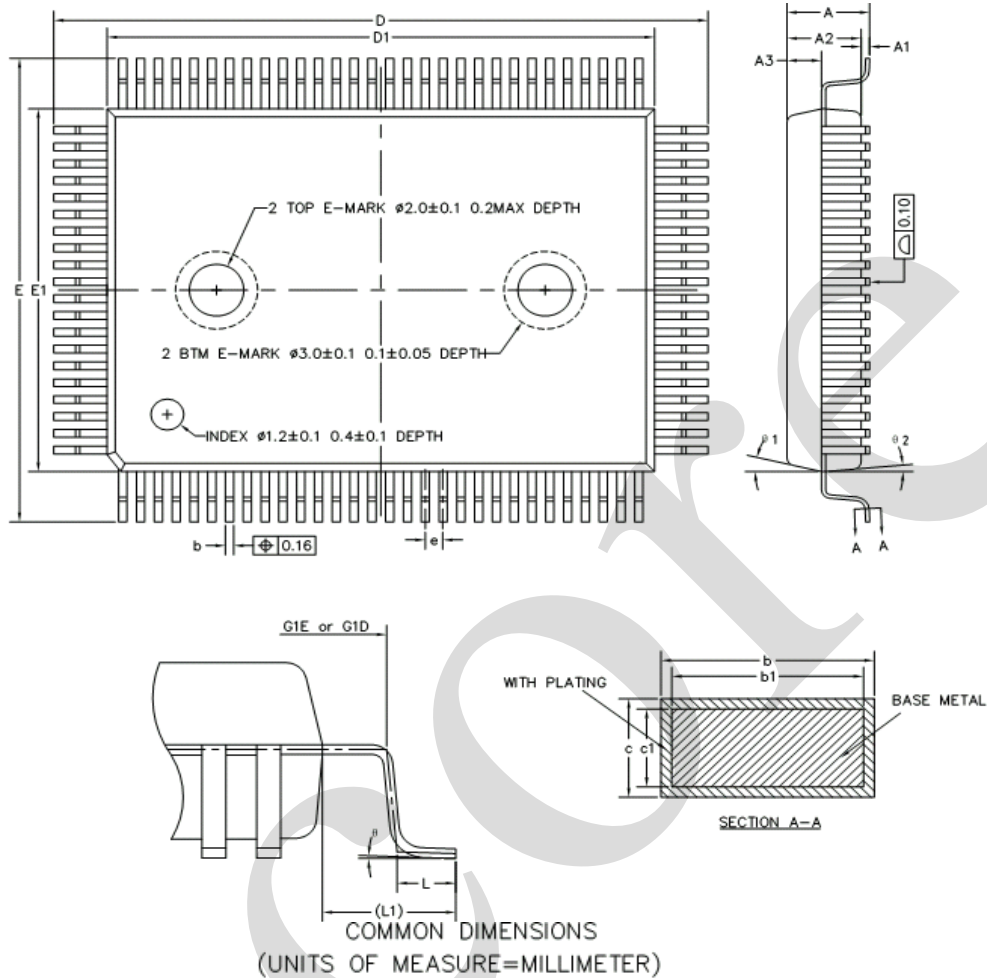
37	V _{SS}	56.9	-1698.55	83	C32	-60	1698.55
38	MS	176.9	-1698.55	84	C31	-180	1698.55
39	CLK2	296.9	-1698.55	85	C30	-300	1698.55
40	CLK1	416.9	-1698.55	86	C29	-420	1698.55
41	FRM	536.9	-1698.55	87	C28	-540	1698.55
42	M	656.9	-1698.55	88	C27	-660	1698.55
43	PCLK2	776.9	-1698.55	89	C26	-780	1698.55
44	DIO2	896.9	-1698.55	90	C25	-900	1698.55
45	CL2	1016.9	-1698.55	91	C24	-1020	1698.55
46	V _{OR}	1393.5	-1495.85	92	C23	-1140	1698.55

单位: um



7、封装尺寸与外形图

7.1、QFP100 外形图与封装尺寸



SYMBOL	MIN	NOM	MAX
A	—	—	3.30
A1	0.10	—	0.40
A2	2.65	2.75	2.85
A3	1.20	1.30	1.40
b	0.27	—	0.37
b1	0.27	0.30	0.33
c	0.14	—	0.20
c1	0.14	0.15	0.16
D	23.60	23.90	24.20
D1	19.90	20.00	20.10
E	17.60	17.90	18.20
E1	13.90	14.00	14.10
e	0.55	0.65	0.75
G1D	22.00REF		
G1E	16.00REF		
L	0.60	0.80	1.00
L1	1.95REF		
θ	0°	2°	8°
$\theta 1$	11°	13°	15°
$\theta 2$	3°	5°	7°



8、声明及注意事项

8.1、产品中有毒有害物质或元素的名称及含量

部件名称	有毒有害物质或元素									
	铅 (Pb)	汞 (Hg)	镉 (Cd)	六价铬 (Cr (VI))	多溴联苯 (PBBs)	多溴联苯醚 (PBDEs)	邻苯二甲酸丁酯 (DBP)	邻苯二甲酸丁苄酯 (BBP)	邻苯二甲酸二(2-乙基己基)酯 (DEHP)	邻苯二甲酸二异丁酯 (DIBP)
引线框	○	○	○	○	○	○	○	○	○	○
塑封树脂	○	○	○	○	○	○	○	○	○	○
芯片	○	○	○	○	○	○	○	○	○	○
内引线	○	○	○	○	○	○	○	○	○	○
装片胶	○	○	○	○	○	○	○	○	○	○
说明	○: 表示该有毒有害物质或元素的含量在 SJ/T11363-2006 标准的检出限以下。 ×: 表示该有毒有害物质或元素的含量超出 SJ/T11363-2006 标准的限量要求。									

8.2、注意

在使用本产品之前建议仔细阅读本资料;

本资料中的信息如有变化, 恕不另行通知;

本资料仅供参考, 本公司不承担任何由此而引起的任何损失;

本公司也不承担任何在使用过程中引起的侵犯第三方专利或其它权利的责任。